

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-257662

(43)Date of publication of application : 12.09.2003

(51)Int.Cl.

H05B 33/14
H05B 33/10

(21)Application number : 2002-057166

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 04.03.2002

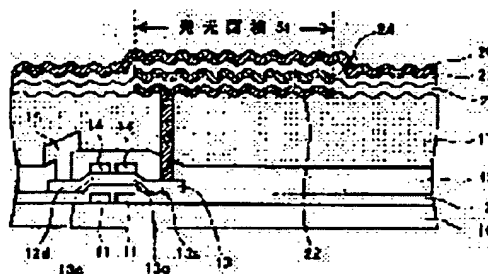
(72)Inventor : NISHIKAWA RYUJI

(54) ELECTROLUMINESCENCE DISPLAY DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an electroluminescence display device capable of increasing the effective light emission area of an EL element, accomplishing a high brightness, and extend the lifetime of the EL element while its light emitting brightness is maintained.

SOLUTION: A surface unevenness is formed on a flattened insulating film 22, and an anode 22 is furnished with a surface unevenness in such a way as mating with the surface unevenness of the insulating film 22. The anode 22 is equipped thereon with a hole transport layer 23, light emitting layer 24, electron transport layer 25 and a cathode 26 by means of vacuum evaporation method. On the surfaces of these members 23, 24, 25 and 26, the shape of the surface unevenness of the anode 22 is reflected, and therefore, surface unevennesses are also formed on them. This increases the effective light emission area S1 of the light emitting layer 24, compared with S0 according to the conventional arrangement.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-257662

(P2003-257662A)

(43) 公開日 平成15年9月12日 (2003.9.12)

(51) Int.Cl.⁷

H05B 33/14

33/10

識別記号

F I

H05B 33/14

33/10

テーム (参考)

A 3K007

特許公報

3 頁

(21) 出願番号

特願2002-57166 (P2002-57166)

2002年4月4日 (2002.3.29)

(71) 出願人

三洋電機株式会社

大阪府守口市

〒570-0001 三

洋電機株式会社内

(74) 代理人 100107906

弁理士 須藤 克彦 (外1名)

Fターム (参考) 3K007 AB02 AB11 DB03 FA01

(54) 【発明の名称】 エレクト

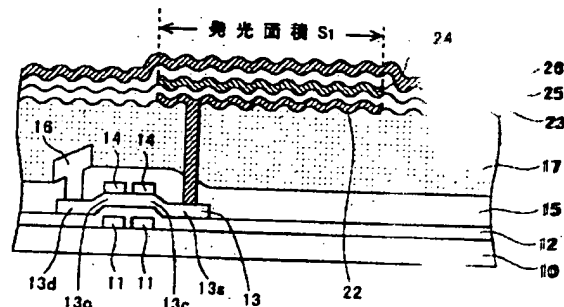
ンス表示装

置方法

(57) 【要約】

【課題】 EL素子の実効的な発光面積を大きくし、高輝度を実現する。また、EL素子の寿命を長くする。

【解決手段】 平坦化絶縁膜22の表面に凹凸を形成する。陽極22の表面は平坦化絶縁膜22の凹凸を反映して凹凸部が形成される。ホール輸送層23、発光層24、電子輸送層25及び陰極26は、陽極22上に真空蒸着法により形成される。ホール輸送層23、発光層24、電子輸送層25及び陰極26の表面には陽極22の凹凸形状が反映される結果、夫々凹凸部が形成される。これにより、発光層24の実効的な発光面積S1は従来例のS0に比して増大する。



【特許請求の範囲】

【請求項1】 基板上に形成された薄膜トランジスタと、
前記薄膜トランジスタを被覆する絶縁膜と、
前記絶縁膜上に形成され、
この絶縁膜に形成されたコンタクトホールを介して前記
薄膜トランジスタのソース又はドレインと接続された陽
極と、
前記陽極上に形成された発光層と、
前記発光層上に形成された陰極と、を具備するエレクト
ロルミネッセンス表示装置において、
少なくとも前記発光層の表面に凹凸部が形成されている
ことを特徴とするエレクトロルミネッセンス表示装置。

【請求項2】 基板上に薄膜トランジスタを形成する工
程と、
前記薄膜トランジスタ上に感光性材料から成る平坦化絶
縁膜を形成する第1の工程と、
前記平坦化絶縁膜の全面にハーフ露光及び現像処理を施
すことにより前記平坦化絶縁膜の表面に凹凸部を形成す
る第2の工程と、
前記平坦化絶縁膜上に前記薄膜トランジスタのドレイン
に対応する位置に開口部を有するホトレジストを形成す
る第3の工程と、
通常露光及び現像処理を施すことにより前記平坦化絶縁
膜にコンタクトホールを形成する第4の工程と、
前記コンタクトホールを介して前記前記薄膜トランジス
タのソース又はドレインと接続する陽極を形成する第5
の工程と、
前記陽極上に発光層を形成する第6の工程と、
前記発光層上に陰極を形成する第7の工程と、を具備
し、前記陽極、前記発光層及び前記陰極の表面に凹凸部
が形成されるようにしたことを特徴とするエレクトロル
ミネッセンス表示装置の製造方法。

【請求項3】 基板上に薄膜トランジスタを形成する第
1の工程と、
前記薄膜トランジスタ上に層間絶縁膜を形成する第2の
工程と、
前記層間絶縁膜上に絶縁膜から成る多数の凸部を形成す
る第3の工程と、
前記層間絶縁膜及び多数の凸部上に平坦化絶縁膜を形成
する第4の工程と、
前記平坦化絶縁膜にコンタクトホールを形成する第5の
工程と、
前記コンタクトホールを介して前記前記薄膜トランジス
タのソース又はドレインと接続する陽極を形成する第5
の工程と、
前記陽極上に発光層を形成する第7の工程と、
前記発光層上に陰極を形成する第8工程と、を具備し、
前記陽極、前記発光層及び前記陰極の表面に凹凸部が形
成されるようにしたことを特徴とするエレクトロルミネ

ッセンス表示装置の製造方法。

【請求項4】 前記第3の工程は、前記層間絶縁膜上に
絶縁膜を形成する工程と、前記絶縁膜にフォトリソグラ
フィ工程を施すことにより前記絶縁膜から成る多数の凸
部を形成する工程であることを特徴とする請求項3記載
のエレクトロルミネッセンス表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、エレクトロルミネ
ッセンス表示装置及びその製造方法に関する。

【0002】

【従来の技術】近年、エレクトロルミネッセンス (Elec
tro Luminescence: 以下、「EL」と称する。) 素子
を用いたEL表示装置が、CRTやLCDに代わる表示
装置として注目されており、例えば、そのEL素子を駆
動させるスイッチング素子として薄膜トランジスタ (Th
in Film Transistor: 以下、「TFT」と称する。) を
備えたEL表示装置の研究開発も進められている。

【0003】図15に従来のEL表示装置の一画素の平
面図を示し、図16に図15中のB-B線に沿った断面
図を示す。ゲート電極11を備えたゲート信号線51
と、ドレイン信号線52との交点付近に有機EL素子駆
動用のTFTを備えている。そのTFTのドレインはド
レイン信号線52に接続されており、またゲートはゲ
ート信号線51に接続されており、更にソースはEL素子
の陽極61に接続されている。実際のEL表示装置で
は、この画素が多数個、マトリックス状に配置され表示
領域を構成している。

【0004】表示画素110は、ガラスや合成樹脂など
から成る基板又は導電性を有する基板あるいは半導体基
板等の基板10上に、TFT及び有機EL素子を順に積
層形成して成る。ただし、基板10として導電性を有す
る基板及び半導体基板を用いる場合には、これらの基板
10上にSiO₂やSiNなどの絶縁膜を形成した上に
TFTを形成する。

【0005】まず、絶縁性基板10上にクロム (Cr)
等の高融点金属から成るゲート電極11を形成し、その
上にゲート絶縁膜12、及びp-Si膜からなる能動層
13を順に形成する。

【0006】その能動層13には、ゲート電極11上方
のチャネル13cと、このチャネル13cの両側に、チャ
ネル13c上のストップ絶縁膜14をマスクにしてイ
オンドーピングし更にゲート電極11の両側をレジスト
にてカバーしてイオンドーピングしてゲート電極11の
両側に低濃度領域とその外側に高濃度領域のソース13
s及びドレイン13dが設けられている。即ち、いわゆ
るLDD (Lightly Doped Drain) 構造である。

【0007】そして、ゲート絶縁膜12、能動層13及
びストップ絶縁膜14上の全面に、SiO₂膜、SiN
膜及びSiO₂膜の順に積層された層間絶縁膜15を形

成し、ドレイン13dに対応して設けたコンタクトホールにAl等の金属を充填してドレイン電極16を形成する。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜17を形成する。

【0008】そして、その平坦化絶縁膜17のソース13sに対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース13sとコンタクトしたITO (Indium Tin Oxide) から成るソース電極18を兼ねた、陽極61を平坦化絶縁膜17上に形成する。陽極61はITO (Indium Tin Oxide) 等の透明電極から成る。この陽極61の上にEL素子60を形成する。

【0009】有機EL素子60は、一般的な構造であり、陽極61、MTDATA (4,4-bis(3-methylphenylphenylamino)biphenyl) から成る第1ホール輸送層、TPD (4,4,4-tris(3-methylphenylphenylamino)triphenylamine) からなる第2ホール輸送層から成るホール輸送層62、キナクリドン (Quinacridone) 誘導体を含むBebq2 (10-ベンゾ[h]キノリノールベリリウム錯体) から成る発光層63、及びBebq2から成る電子輸送層64、マグネシウム・インジウム合金もしくはアルミニウム、もしくはアルミニウム合金から成る陰極65が、この順番で積層形成された構造である。

【0010】有機EL素子60は、上記の駆動用のTFTを介して供給される電流によって発光する。つまり、陽極61から注入されたホールと、陰極65から注入された電子とが発光層の内部で再結合し、発光層を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層63から光が放たれ、この光が透明な陽極61から透明絶縁基板を介して外部へ放出されて発光する。

【0011】なお、上述した技術は、例えば特開平11-283182号公報に記載されている。

【0012】

【発明が解決しようとする課題】有機EL素子60の発光面積Sは図16に示すように、陽極61上に形成された発光層63の平面的な面積によって規定される。したがって、発光面積S0が大きいくほど有機EL素子60の輝度は大きくなる。しかしながら、発光面積Sを大きくすることは画素面積の増大を招き、高精細化を阻害するという問題がある。

【0013】一方、有機EL素子60の寿命、すなわち発光輝度が所定輝度以下に減衰するまでの時間は、図17に示すように、有機EL素子60に流れる電流の電流密度が低いほど長くなる。しかしながら、電流密度を低くすると有機EL素子60の輝度も下がってしまうという問題があった。

【0014】そこで、本発明の目的は画素面積の増大を招くことなく有機EL素子60の実効的な発光面積を増大させ、高輝度を実現することである。また、本発明の他の目的は有機EL素子60の発光輝度を維持しながら

その寿命を長くすることである。

【0015】

【課題を解決するための手段】本発明は上記従来技術の課題に鑑みてなされたもので、その特徴とする点は、有機EL素子の発光層の表面に凹凸部を設け、その実効的な表面積を増大させることである。

【0016】これにより、本発明のEL表示装置は、従来例の、凹凸部の無い有機EL素子と同じ平面的な面積を有していても、表面の凹凸により実効的な発光面積が増大するので、有機EL素子の発光輝度を高めることができる。また、本発明のEL表示装置は従来例に比して所定の発光輝度を得るための電流密度を減少させることができるので、発光輝度を維持しながらその寿命を伸ばすことが可能となる。

【0017】また、有機EL素子の発光層に凹凸部を形成する方法について概説すれば、以下のとおりである。

【0018】駆動用のTFTを被覆している平坦化絶縁膜の表面を荒らすこと、つまり凹凸部を設けることで、その平坦化絶縁膜の上層に積層される有機EL素子の、陽極、発光層、陰極等はその凹凸を反映して凹凸部が形成される。平坦化絶縁膜の表面に凹凸部を形成する方法としては、例えば、①ハーフ露光を用いる方法、②下地のパターンニングにより絶縁膜の凹凸部を形成した後平坦化絶縁膜を形成する方法、が適している。

【0019】

【発明の実施の形態】次に、本発明の実施形態について図面を参照しながら詳細に説明する。

(第1の実施形態) 以下、第1の実施形態について図1～図5を参照しながら説明する。なお、図15、図16と同一の構成部分については同一の符号を付している。

【0020】図1に示すように、絶縁性基板10上にTFTを形成する。すなわち、絶縁性基板10上にクロム(Cr)等の高融点金属から成るゲート電極11を形成し、その上にゲート絶縁膜12、及びp-Si膜からなる能動層13を順に形成する。

【0021】その能動層13には、ゲート電極11上方のチャネル13cと、このチャネル13cの両側に、チャネル13c上のストップ絶縁膜14をマスクにしてイオンドーピングし更にゲート電極11の両側をレジストにてカバーしてイオンドーピングしてゲート電極11の両側に低濃度領域とその外側に高濃度領域のソース13s及びドレイン13dが設けられている。即ち、いわゆるLDD (Lightly Doped Drain) 構造である。

【0022】そして、ゲート絶縁膜12、能動層13及びストップ絶縁膜14上の全面に、SiO₂膜、SiN膜及びSiO₂膜の順に積層された層間絶縁膜15を形成し、ドレイン13dに対応して設けたコンタクトホールにAl等の金属を充填してドレイン電極16を形成する。そして、感光性樹脂から成る平坦化絶縁膜20 (例えば、日本合成ゴム製JSR-315) を形成する (以

上、図1参照)。

【0023】次に、図2に示すように、平坦化絶縁膜20の表面にハーフ露光を行い、現像処理を施すことで、この平坦化絶縁膜20の表面が荒らされ、多数の凹凸部20Aが形成される。ここで、ハーフ露光は平坦化絶縁膜20に後述するコンタクトホールを形成する際の通常露光に比して20%~40%の露光量の露光である。

【0024】次に、図3に示すように、TFTのソース13s上にコンタクトホール21を形成する。この工程は、TFTのソースsに対応する領域に開口部を有するマスク(不図示)を用いて、通常の100%露光を行い、現像処理により当該開口部の平坦化絶縁膜20を除去し、その後エッチングにより、平坦化絶縁膜15を選択的に除去して、TFTのソース13sの表面を露出させる。

【0025】次に、図4に示すように、ITOから成る陽極22を平坦化絶縁膜22上に形成する。陽極22は、コンタクトホール21を介してTFTのソースsと接続するようにパターンニングされる。すると、陽極22の表面は平坦化絶縁膜22の凹凸を反映して、凹凸部が形成される。

【0026】次に、図5に示すように、凹凸部が形成された陽極22上にMTDATA (4,4-bis(3-methylphenylphenylamino)biphenyl) から成る第1ホール輸送層、TPD (4,4,4-tris(3-methylphenylphenylamino)triphenylamine) から成る第2ホール輸送層、から成るホール輸送層23、キナクリドン (Quinacridone) 誘導体を含むBebq2 (10-ベンゾ[h]キノリノールーベリリウム錯体) から成る発光層24、及びBebq2から成る電子輸送層25、マグネシウム・インジウム合金もしくはアルミニウム、もしくはアルミニウム合金から成る陰極26が、この順番で積層形成される。これらのホール輸送層23、発光層24、電子輸送層25及び陰極26は、シャドウマスクを用いた真空蒸着法により形成される。図5において、発光層24は画素毎に陽極24上に形成され、他のホール輸送層23、電子輸送層25及び陰極26についてはEL表示装置の表示領域全体に形成されている。

【0027】これにより、ホール輸送層23、発光層24、電子輸送層25及び陰極26の表面には陽極22の凹凸形状が反映される結果、夫々凹凸部が形成される。これにより、発光層24の実効的な発光面積S1は従来例のS0に比して増大する。このため、単位面積あたりの電流密度が同じであればその分、輝度Kはその比($S1/S0$)だけ増加することになる。また、発光輝度Kが同じであれば、電流密度は($S0/S1$)の比で減少する。このため、有機EL素子の寿命はその分伸びることになる(図17参照)。

【0028】理想的には発光層24の凹凸部が半球面である場合に発光面積は最大となる。それは、凹凸が無い

場合に比べて2倍の発光面積の増加となる。その理由は、球の半径をrとすると1つの凸部(又は凹部)の表面積は $2\pi r^2$ であり、円の面積は πr^2 であるから、2倍の表面積の増加となるからである。その場合、例えば有機EL素子の寿命は4倍になる。

【0029】(第2の実施形態)以下、第2の実施形態について図6~図12を参照しながら説明する。なお、図15、図16と同一の構成部分については同一の符号を付している。

【0030】図6に、絶縁性基板10上にTFT、層間絶縁膜15、ドレイン電極16を形成する。ここまでの工程は第1の実施形態と同様である。

【0031】次に、図7に示すように、絶縁膜130(例えばSiO₂膜)をCVD法等により形成し、この絶縁膜30上に多数の島にパターンニングされたホトレジスト131を形成する。

【0032】そして、このホトレジスト131をマスクとして絶縁膜30をエッチングし、ホトレジスト131を除去すると、図8に示すように、層間絶縁膜15に絶縁膜から成る多数の凸部132が形成される。

【0033】次に、図9に示すように、有機樹脂から成る平坦化絶縁膜133を形成する。この平坦化絶縁膜133の表面は下地の多数の凸部32を反映して、多数の凹凸部が形成される。

【0034】次に、図10に示すように平坦化絶縁膜133及び層間絶縁膜15を選択的にエッチングして、TFTのソースs上に、コンタクトホール134を形成する。そして、図11に示すように、ITOから成る陽極22を平坦化絶縁膜22上に形成する。陽極22は、コンタクトホール21を介してTFTのソースsと接続するようにパターンニングされる。すると、陽極135の表面は平坦化絶縁膜135の凹凸を反映して、凹凸部が形成される。

【0035】次に、図12に示すように、凹凸部が形成された陽極135上に、第1の実施形態と同様に、有機EL素子のホール輸送層136、発光層137、電子輸送層138及び陰極139が、シャドウマスクを用いた真空蒸着法により形成される。図において、発光層137は画素毎に陽極135上に形成され、他のホール輸送層136、電子輸送層138及び陰極139についてはEL表示装置の表示領域全体に形成されている。

【0036】これにより、有機EL素子のホール輸送層136、発光層137、電子輸送層138及び陰極139の表面には、陽極135の凹凸形状が反映される結果、夫々凹凸部が形成される。したがって、第1の実施形態と同様に、発光層137の実効的な発光面積S2は従来例のS0に比して増大する。

(第3の実施形態) 上述した第1、第2の実施形態では、1つのTFT(有機EL素子駆動用TFT)を含む表示画素から成る表示装置への適用例について説明した

が本発明はこれに限定されることなく、2つのTFT（スイッチング用TFT、駆動用TFT）を含む表示素子から成る表示装置についても同様に適用できるものである。そこで、以下にこのような第3の実施形態に係るについて図面を参照しながら説明する。

【0037】図13に有機EL表示装置の表示画素付近を示す平面図を示し、図14(a)に図13中のA-A線に沿った断面図を示し、図14(b)に図13中のB-B線に沿った断面図を示す。

【0038】図13及び図14に示すように、ゲート信号線51とドレイン信号線52とに囲まれた領域に表示画素111が形成されており、マトリクス状に配置されている。

【0039】この表示画素111には、自発光素子である有機EL素子60と、この有機EL素子60に電流を供給するタイミングを制御するスイッチング用TFT30と、有機EL素子60に電流を供給する駆動用TFT40と、保持容量とが配置されている。なお、有機EL素子60は、第1の電極である陽極61と発光材料からなる発光素子層と、第2の電極である陰極63とから成

っている。

【0040】即ち、両信号線51、52の交点付近にはスイッチング用TFTである第1のTFT30が備えられており、そのTFT30のソース33sは保持容量電極線54との間で容量をなす容量電極55を兼ねるとともに、EL素子駆動用TFTである第2のTFT40のゲート41に接続されており、第2のTFTのソース43sは有機EL素子60の陽極61に接続され、他方のドレイン43dは有機EL素子60に供給される電流源である駆動電源線53に接続されている。

【0041】また、ゲート信号線51と並行に保持容量電極線54が配置されている。この保持容量電極線54はクロム等から成っており、ゲート絶縁膜12を介してTFTのソース33sと接続された容量電極55との間で電荷を蓄積して容量を成している。この保持容量56は、第2のTFT40のゲート電極41に印加される電圧を保持するために設けられている。

【0042】図14に示すように、有機EL表示装置は、ガラスや合成樹脂などから成る基板又は導電性を有する基板あるいは半導体基板等の基板100上に、TFT及び有機EL素子を順に積層形成して成る。ただし、基板100として導電性を有する基板及び半導体基板を用いる場合には、これらの基板100上にSiO₂やSiNなどの絶縁膜を形成した上に第1、第2のTFT及び有機EL素子を形成する。いずれのTFTともに、ゲート電極がゲート絶縁膜を介して能動層の上方にあるいわゆるトップゲート構造である。

【0043】まず、スイッチング用TFTである第1のTFT30について説明する。

【0044】図14(a)に示すように、石英ガラス、

無アルカリガラス等からなる絶縁性基板10上に、非晶質シリコン膜（以下、「a-Si膜」と称する。）をCVD法等にて成膜し、そのa-Si膜にレーザ光を照射して溶融再結晶化させて多結晶シリコン膜（以下、「p-Si膜」と称する。）とし、これを能動層33とする。その上に、SiO₂膜、SiN膜の単層あるいは積層体をゲート絶縁膜32として形成する。更にその上に、Cr、Moなどの高融点金属からなるゲート電極31を兼ねたゲート信号線51及びA1から成るドレイン信号線52を備えており、有機EL素子の駆動電源でありA1から成る駆動電源線53が配置されている。

【0045】そして、ゲート絶縁膜32及び能動層33上の全面には、SiO₂膜、SiN膜及びSiO₂膜の順に積層された層間絶縁膜115が形成されており、ドレイン33dに対応して設けたコンタクトホールにA1等の金属を充填したドレイン電極36が設けられ、更に全面に有機樹脂から成り表面を平坦にする平坦化絶縁膜17が形成されている。

【0046】次に有機EL素子の駆動用TFTである第2のTFT40について説明する。図14(b)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板10上に、a-Si膜にレーザ光を照射して多結晶化してなる能動層43、ゲート絶縁膜112、及びCr、Moなどの高融点金属からなるゲート電極41が順に形成されており、その能動層43には、チャネル43cと、このチャネル43cの両側にソース43s及びドレイン43dが設けられている。そして、ゲート絶縁膜12及び能動層43上の全面に、SiO₂膜、SiN膜及びSiO₂膜の順に積層された層間絶縁膜115を形成し、ドレイン43dに対応して設けたコンタクトホールにA1等の金属を充填して駆動電源に接続された駆動電源線53が配置されている。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜17を備えている。そして、この平坦化絶縁膜117の表面に凹凸が形成されている。

【0047】そして、その平坦化絶縁膜17のソース43sに対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース43sとコンタクトしたITOから成る透明電極、即ち有機EL素子160の陽極161を平坦化絶縁膜17上に設けている。この陽極161は各表示画素ごとに島状に分離形成されている。そして、陽極161の表面は平坦化絶縁膜115の凹凸を反映して、凹凸部が形成される。

【0048】次に、図14に示すように、凹凸部が形成された陽極161上に、ホール輸送層162、発光層163、電子輸送層164及び陰極165が、シャドウマスクを用いた真空蒸着法により形成される。

【0049】これにより、ホール輸送層162、発光層163、電子輸送層164及び陰極165の表面には陽極161の凹凸形状が反映される結果、夫々凹凸部が形

成される。したがって、発光層 163 の実効的な発光面積が増大する。

【0050】

【発明の効果】本発明の表示装置及び表示装置の製造方法によれば、EL素子の発光層の表面に凹凸部を設け、その実効的な表面積を増大させているので、画素面積の増大を招くことなく有機EL素子 60 の実効的な発光面積を増大させ、高輝度を実現することができる。また、EL素子の発光輝度を維持しながらその寿命を長くすることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 2】本発明の第 1 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 3】本発明の第 1 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 4】本発明の第 1 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 5】本発明の第 1 の実施形態に係るエレクトロルミネッセンス表示装置及びその製造方法を示す断面図である。

【図 6】本発明の第 2 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 7】本発明の第 2 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 8】本発明の第 2 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 9】本発明の第 2 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 10】本発明の第 2 の実施形態に係るエレクトロルミネッセンス表示装置の製造方法を示す断面図である。

【図 11】本発明の第 2 の実施形態に係るエレクトロル*

* ミネッセンス表示装置の製造方法を示す断面図である。

【図 12】本発明の第 2 の実施形態に係るエレクトロルミネッセンス表示装置及びその製造方法を示す断面図である。

【図 13】本発明の第 3 の実施形態に係るエレクトロルミネッセンス表示装置及びその製造方法を示す断面図である。

【図 14】本発明の第 3 の実施形態に係るエレクトロルミネッセンス表示装置及びその製造方法を示す断面図である。

【図 15】従来の EL 表示装置の一画素の平面図である。

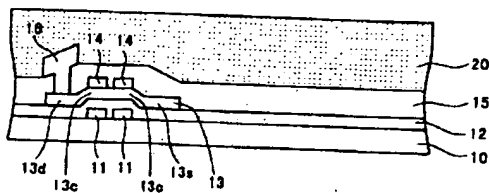
【図 16】図 13 中の B-B 線に沿った断面図である。

【図 17】有機 EL 素子の寿命と電流密度の関係を示す図である。

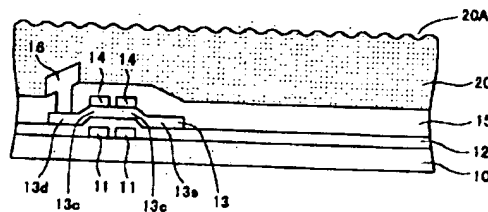
【符号の説明】

10 絶縁性基板 11 ゲート電極 13 能動層
14 ストップ絶縁膜 15 層間絶縁膜 16
ドレイン電極
20 平坦化絶縁膜 20A 凹凸部 21 コン
タクトホール
22 陽極 23 ホール輸送層 24 発光層
25 電子輸送層
26 陰極 30 第 1 の TFT 40 第 2 の T
FT
130 絶縁膜 131 ホトレジスト 132
凸部
133 平坦化絶縁膜 134 コンタクトホール
135 陽極
136 ホール輸送層 137 発光層 138
電子輸送層
139 陰極

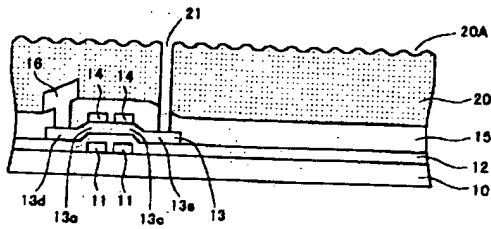
【図 1】



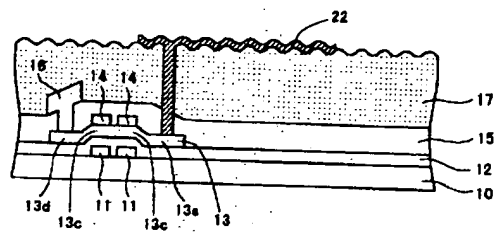
【図 2】



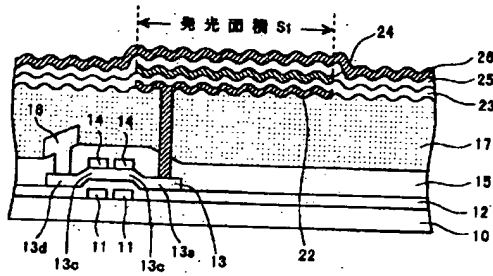
【図3】



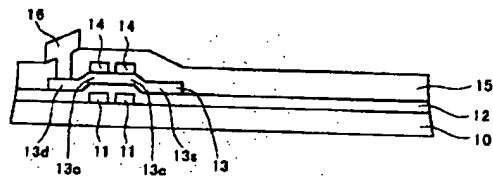
【図4】



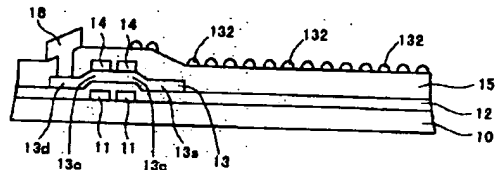
【図5】



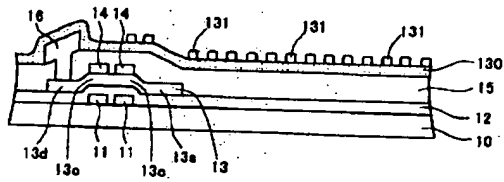
【図6】



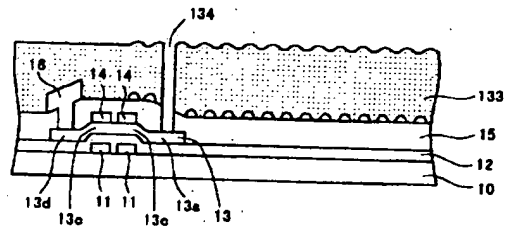
【図8】



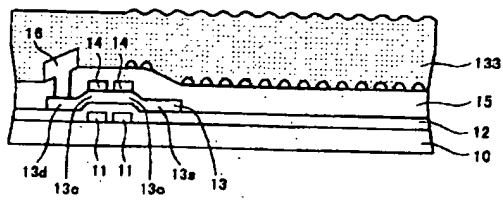
【図7】



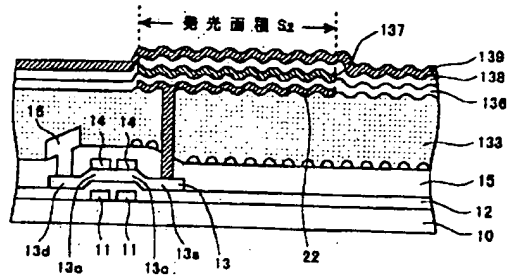
【図10】



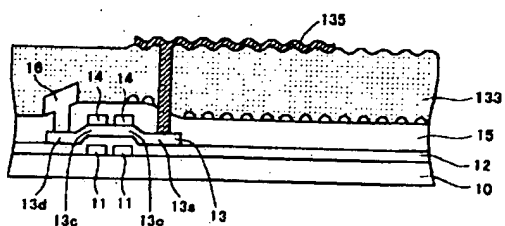
【図9】



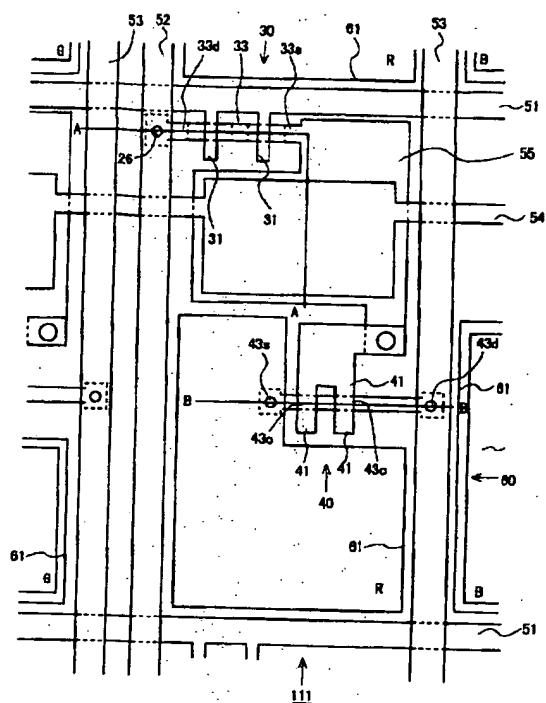
【図12】



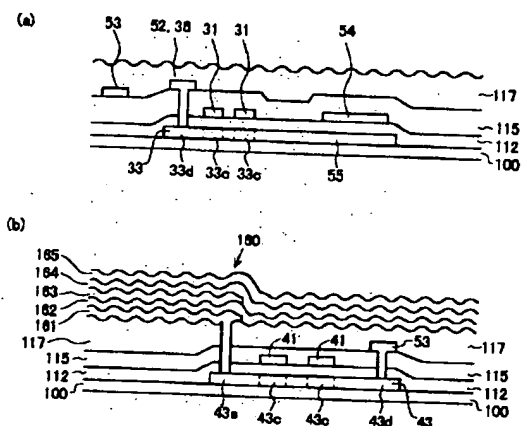
【図11】



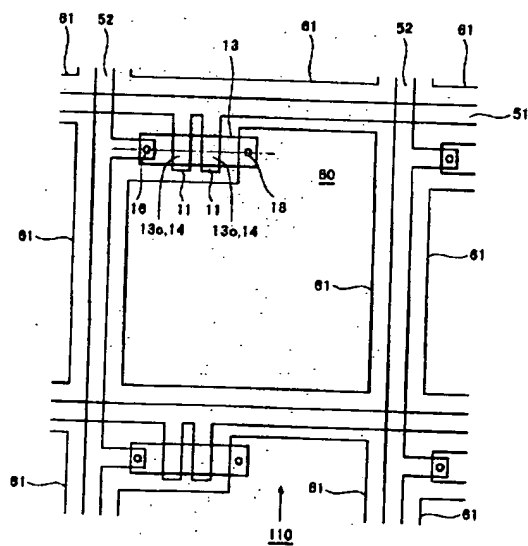
【図13】



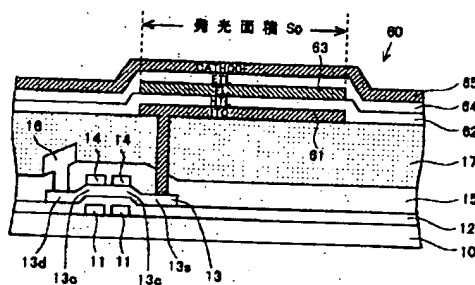
【図14】



【図15】



【図16】



【図17】

